

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-55850

(43) 公開日 平成8年(1996)2月27日

(51) Int. Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/316
27/04
21/822

Y

H 0 1 L 27/ 04

C

7735-4M

27/ 10

6 5 1

審査請求 未請求 請求項の数38 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願平7-52145

(22) 出願日 平成7年(1995)3月13日

(31) 優先権主張番号 2 1 2 4 9 5

(32) 優先日 1994年3月11日

(33) 優先権主張国 米国 (U S)

(71) 出願人 595042081

ラムترون インターナショナル コーポ
レーション

RAMTRON INTERNATIONAL
CORPORATION

アメリカ合衆国、コロラド州 80921、
ラムترون ドライブ 1850

(72) 発明者 ジョージ アルボス ジュニア

アメリカ合衆国、コロラド州 80920、
コロラド スプリングス、コニファー
ドライブ 7510

(74) 代理人 弁理士 前田 実

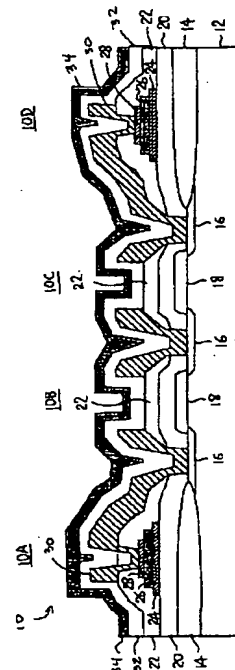
最終頁に続く

(54) 【発明の名称】 硬質セラミック材料等を用いた不活性化方法及び構造

(57) 【要約】 (修正有)

【目的】 水素ガスの存在するところで劣化する強誘電体装置やその他の装置を有する集積回路のための理想的な不活性化層を提供する。

【構成】 集積回路の不活性化方法は、集積回路の表面上に硬質層を高周波スパッタリングする工程を含む。硬質層34は、ドーピングされた及びドーピングされないチタン酸塩、ジルコン酸塩、ニオブ酸塩、タンタル酸塩、スズ酸塩、ハフニウム酸塩、及びマンガン酸塩のようなセラミック材料とすることができ、このセラミック材料は強誘電体相又は非強誘電体相のいずれかである。炭化物のような集積回路の加工では通常見られない硬質で通常は非強誘電体である他の物質を用いることもできる。もし、不活性化されることが求められている集積回路が、強誘電体装置を含むのであれば、硬質不活性化層は、集積された強誘電体装置において用いられるのと同じ物質から製作することができる。



【特許請求の範囲】

【請求項 1】 集積回路の表面上に硬質セラミック層を堆積させる工程を有する集積回路の表面を不活性化する方法。

【請求項 2】 硬質セラミック層を堆積させる前記工程は、硬質セラミック強誘電体層を堆積させる工程を有する請求項 1 記載の方法。

【請求項 3】 硬質セラミック層を堆積させる前記工程は、ドーピングされた及びドーピングされないチタン酸塩、ジルコン酸塩、ニオブ酸塩、タンタル酸塩、スズ酸塩、ハフニウム酸塩、及びマンガン酸塩のうちの一つの材料を堆積させる工程を有する請求項 1 記載の方法。

【請求項 4】 硬質セラミック層を堆積させる前記工程は、ホウ化物及び炭化物のうちの一つの材料を堆積させる工程を有する請求項 1 記載の方法。

【請求項 5】 硬質セラミック層を堆積させる前記工程は、硬質セラミック層を高周波スパッタリング形成する工程を有する請求項 1 記載の方法。

【請求項 6】 硬質セラミック層を堆積させる前に、集積回路の表面上に絶縁層を堆積させる工程をさらに有する請求項 1 記載の方法。

【請求項 7】 絶縁層を堆積させる前記工程は、二酸化シリコン層を堆積させる工程を有する請求項 6 記載の方法。

【請求項 8】 二酸化シリコン層を堆積させる前記工程は、約 400℃ の温度のプラズマ環境においてテトラエチルオルトケイ酸塩 (TEOS) を酸素と反応させる工程を有する請求項 7 記載の方法。

【請求項 9】 2つの周波数の CVD 容器を用いることによって、テトラエチルオルトケイ酸塩 (TEOS) プラズマと酸素との反応を促進させる工程をさらに有する請求項 8 記載の方法。

【請求項 10】 ボンディングパッドを有する集積回路の部分の上の前記硬質セラミック層をエッチングする工程をさらに有する請求項 1 記載の方法。

【請求項 11】 前記硬質セラミック層の表面上にシーリング層を堆積させる工程をさらに有する請求項 1 記載の方法。

【請求項 12】 シーリング層を堆積させる前記工程は、二酸化シリコン、窒化シリコン、及び、ポリマー材料のうちの一つの材料を堆積させる工程を有する請求項 11 記載の方法。

【請求項 13】 強誘電物質で作られた強誘電体装置を含む集積回路の表面を不活性化する方法において、前記集積回路の表面上に硬質セラミック層を堆積させる工程を有する方法。

【請求項 14】 硬質セラミック層を堆積させる前記工程が、硬質セラミック強誘電体層を堆積させる工程を有する請求項 13 記載の方法。

【請求項 15】 硬質セラミック層を堆積させる前記工

程が、前記強誘電体装置を作るために用いられるものと同じ強誘電物質の層を堆積させる工程を有する請求項 13 記載の方法。

【請求項 16】 硬質セラミック層を堆積させる前記工程は、ドーピングされた及びドーピングされないチタン酸塩、ジルコン酸塩、ニオブ酸塩、タンタル酸塩、スズ酸塩、ハフニウム酸塩、及び、マンガン酸塩のうちの一つの材料を堆積させる工程を有する請求項 13 記載の方法。

10 【請求項 17】 硬質セラミック層を堆積させる前記工程は、ホウ化物及び炭化物のうちの一つの材料を堆積させる工程を有する請求項 13 記載の方法。

【請求項 18】 硬質セラミック層を堆積させる前記工程は、硬質セラミック層を高周波スパッタリングする工程を有する請求項 13 記載の方法。

【請求項 19】 硬質セラミック層を堆積させる前に、前記集積回路の表面上に絶縁層を堆積させる工程をさらに有する請求項 13 記載の方法。

20 【請求項 20】 絶縁層を堆積させる前記工程は、二酸化シリコン層を堆積させる工程を有する請求項 19 記載の方法。

【請求項 21】 ボンディングパッドを有する集積回路の部分の上の前記硬質セラミック層をエッチングする工程をさらに有する請求項 13 記載の方法。

【請求項 22】 前記硬質セラミック層の表面上にシーリング層を堆積させる工程をさらに有する請求項 13 記載の方法。

30 【請求項 23】 シーリング層を堆積させる前記工程は、二酸化シリコン、窒化シリコン、及び、ポリマー材料のうちの一つの材料を堆積させる工程を有する請求項 22 記載の方法。

【請求項 24】 集積回路の表面上に硬質セラミック層を有する集積回路の表面の不活性化構造。

【請求項 25】 前記硬質セラミック層が硬質セラミック強誘電体層を有する請求項 24 記載の不活性化構造。

40 【請求項 26】 前記硬質セラミック層が、ドーピングされた及びドーピングされないチタン酸塩、ジルコン酸塩、ニオブ酸塩、タンタル酸塩、スズ酸塩、ハフニウム酸塩、マンガン酸塩、及び、炭化物のうちの一つの材料を有する請求項 24 記載の不活性化構造。

【請求項 27】 前記硬質セラミック層が、ホウ化物及び炭化物のうちの一つの材料を有する請求項 24 記載の不活性化構造。

【請求項 28】 前記硬質セラミック層が、約 3000 Å の厚さである請求項 24 記載の不活性化構造。

【請求項 29】 前記集積回路の表面と前記硬質セラミック層との間に絶縁層をさらに有する請求項 24 記載の不活性化構造。

50 【請求項 30】 前記絶縁層材料が、二酸化シリコンを

有する請求項 29 記載の不活性化構造。

【請求項 31】 前記絶縁層が、約 7000 オングストロームの厚さである請求項 29 記載の不活性化構造。

【請求項 32】 前記硬質セラミック層の表面上にシーリング層をさらに有する請求項 24 記載の不活性化構造。

【請求項 33】 前記シーリング層が、二酸化シリコン、窒化シリコン、及び、ポリマー材料のうちの一つの材料を有する請求項 32 記載の不活性化構造。

【請求項 34】 前記シーリング層が、約 7000 オングストロームの厚さである請求項 32 記載の不活性化構造。

【請求項 35】 前記集積回路が強誘電物質で作られた強誘電体装置を有し、前記硬質セラミック層が強誘電体装置を作るために使われたものと同じ強誘電物質の層である請求項 24 記載の不活性化構造。

【請求項 36】 前記強誘電体装置及び前記硬質セラミック層において用いられた強誘電物質は、ドーピングされた又はドーピングされないジルコンチタン酸鉛を有する請求項 35 記載の不活性化構造。

【請求項 37】 強誘電物質から作られた装置を含む集積回路の表面の不活性化構造において、前記集積回路の表面上に第 1 の二酸化シリコン絶縁層と、強誘電セラミック層が前記集積回路の装置において用いられたものと同じ強誘電物質を有する第 2 の硬質絶縁強誘電セラミック層と、第 3 の二酸化シリコン又は窒化シリコンシーリング層とを有する不活性化構造。

【請求項 38】 集積回路の表面の不活性化構造において、前記集積回路の表面上に第 1 の二酸化シリコン絶縁層と、第 2 の硬質導電性セラミック層と、第 3 の二酸化シリコン又は窒化シリコンシーリング層とを有し、前記第 1 及び第 3 の層が前記第 2 の層の端部を包み、電気的に絶縁させる不活性化構造。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、概略的には、集積回路の不活性化に関する。特に、本発明は、強誘電体及びセラミックであることができる極めて硬質な不活性化層を持つ強誘電体装置を有する集積回路の不活性化に関する。

【0002】

【従来の技術】一般に、二酸化シリコン及び窒化シリコンは、集積回路を不活性化するために用いられる。これらの物質は、集積回路を不活性化するための工業的標準であり、多くの種類の集積回路において有効に用いられ

る。

【0003】

【発明が解決しようとする課題】化学蒸着法 (CVD) により堆積された窒化シリコンの厚い層は、ほとんどの集積回路にとって好ましい不活性化物質であるが、強誘電物質を含む集積回路において用いることができない。この理由は、窒化シリコンを堆積させる従来の CVD 技術では、水素ガスが存在するからである。強誘電物質は、水素が存在するところでは強誘電性能を失って劣化する傾向がある。例えば、一般的な強誘電物質であるジルコンチタン酸鉛 (PZT) で作られたコンデンサの性能は、水素が存在するところでは劣化する。集積回路のパッケージは、それ自身が望ましくない水素ガスの発生源ともなりうる。不活性化層としての窒化シリコンをスパッタリング成膜することは可能であるが、現在の技術では、スパッタリングによる不活性化層の品質は、CVD 窒化シリコン不活性化層の品質と同じではない。このため、二酸化シリコンが、強誘電体集積回路のための代替の不活性化物質として用いられる。二酸化シリコンによる不活性化は、多くの応用において用いることができるが、それは理想的な不活性化物質ではない。二酸化シリコンは、水素に対する良好な障壁、又は、カリウム、ナトリウム及び他の移動性イオンからなる移動性イオン汚染に対する障壁とはならない。加えて、二酸化シリコンは、パッケージングの間に集積回路に加えらる機械的圧力を十分には減少させず、このことは性能をも劣化させる。

【0004】望まれることは、水素ガス及び移動性イオン汚染を防ぎそしてパッケージングの間の圧力を十分に減少させるための構造上の完全状態をも有する強誘電体集積回路のための理想的な不活性化物質である。

【0005】そこで、本発明の主要な目的は、水素ガスの存在するところで劣化する強誘電体装置やその他の装置を有する集積回路のための理想的な不活性化層を提供することにある。

【0006】本発明の他の目的は、集積回路に既に存在する物質層、即ち、集積された強誘電体装置において用いられる強誘電物質を用いた不活性化層を提供することにある。

【0007】

【発明の概要】本発明によれば、集積回路の不活性化方法は、集積回路の表面上に硬質層を高周波 (RF) スパッタリングする工程を含む。硬質層は、ドーピングされた及びドーピングされないチタン酸塩、ジルコン酸塩、ニオブ酸塩、タンタル酸塩、スズ酸塩、ハフニウム酸塩、及びマンガン酸塩のようなセラミック材料とすることができ、このセラミック材料は強誘電体相又は非強誘電体相のいずれかである。炭化物のような集積回路の加工では通常見られない硬質非強誘電体からなる他の物質を用いることもできる。もし、不活性化されることが求

5

められている集積回路が、強誘電体装置を含むのであれば、硬質不活性化層は、集積された強誘電体装置において用いられるのと同じ物質から製作することができる。硬質不活性化層が堆積される前に、任意の二酸化シリコン絶縁層を集積回路の表面上に堆積することができる。不活性化層による集積回路のいかなる汚染をも防ぐために、任意の二酸化シリコン層が用いられる。同様に、不活性化層による集積回路パッケージのいかなる汚染をも防ぐために、不活性化層の上に、二酸化シリコン、窒化シリコン、又はポリマー材料のような任意のシーリング層を堆積させることができる。一旦、硬質不活性化層といくつかの任意の層とが形成されたならば、これらの層は下にある集積回路のボンディングパッドに近付けるようにエッチングされる。

【0008】以上の及び他の本発明の目的、特徴及び利点が、添付図面を参照して進められる本発明の好ましい実施例の以下の詳細な説明によって、より容易に明らかになる。

【0009】

【実施例】図1を参照すると、集積された強誘電体メモリセル10は、強誘電体コンデンサ10A及び10Dと電界効果トランジスタ(FET)10B及び10Cを有する。特に、強誘電体メモリセル10は、実際には、共通のビットライン接点を分配する2個の1トランジスタ、1コンデンサ(1T-1C)メモリセルである。メモリセル10は、基板又はエピタキシャル層12と、1対のメモリセルに関係するトランジスタを隣のトランジスタから絶縁するための厚いフィールド酸化層14と、トランジスタ10B及び10Cのドレイン及びソース領域を形成する拡散領域16と、それぞれがワード線(図示せず)に接続されるか又はワード線の一部を形成するゲート電極18と、絶縁層20及び22とを有する。コンデンサ10A及び10Dは、複数のメモリセルに順に接続される共通のプレート線に接続され、一般にはプラチナで作られた下部電極24を有する。コンデンサ10A及び10Dは、強誘電体絶縁層26と普通はプラチナで作られる上部電極28をも有する。コンデンサの上部電極28は、金属化層30によってトランジスタ10B及び10Cの個々のソース領域に接続されている。金属化層30は、トランジスタ10B及び10Cの共通ドレインにも接続され、共通ビット線の接点を形成する。図1に示されるように、メモリセル10は、不活性化層を除いて集積回路において製作される。メモリセル10は、本発明による不活性化され得る典型的な強誘電体集積回路の一例としてのみ示され、それゆえ、強誘電体関連の金属化構造において一般に見られる障壁及び接着層は示されていない。実際には、いかなる強誘電体集積回路又は強誘電体でない集積回路でさえも、本発明によって不活性化され得る。

【0010】図2を参照すると、本発明の一態様によれ

6

ば、二酸化シリコン(SiO_2)の絶縁層32は、集積回路の全表面上に引き続いて堆積される。二酸化シリコン層32は、プラズマCVD装置(PECVD)において堆積される。好ましくは、二酸化シリコン層32は、 $300^\circ\text{C} \sim 450^\circ\text{C}$ の範囲でもよいが、約 400°C の望ましい温度において、プラズマ環境にあるテトラエチルオルトケイ酸塩(TEOS)と酸素(O_2)の反応によって堆積される。この反応は、二重の周波数の電源を用いて発生するプラズマを用いることによって促進される。約13.56[MHz]の高い周波数電源は、堆積容器の上部電極に印加され、約100[KHz]~400[KHz]の低い周波数電源は、堆積容器の下部電極に印加される。高い周波数の電力レベルは、0~2000[W]の範囲内に設定され、好ましくは約500[W]以内である。低い周波数の電力レベルは、独立に設定できるが、0~2000[W]の範囲内であり、約500[W]に設定される。堆積容器の圧力は、約1~5[Torr]の範囲内に設定され、好ましくは約2.7[Torr]に設定される。二酸化シリコン絶縁層32は、500~30,000オングストロームの範囲内の厚さに堆積され、好ましくは約7,000オングストロームの厚さに堆積される。二酸化シリコン絶縁層32を形成する好ましい方法が詳細に述べられたが、層32は全く任意であり、他の方法を用いることができる。層32を用いる第1の理由は、以下に説明されるように、後に追加される硬質不活性化層34と集積回路の残りの部分、特に、メモリセル10の能動装置との間に実際の又は認められた汚染があるかもしれないからである。層32を用いる他の理由は、以下にさらに詳細に説明される導電性硬質セラミック層34を絶縁するからである。

【0011】図3を参照すると、硬質材料の不活性化層34が、二酸化シリコン層32上に引続いてスパッタリング堆積される。もし層32が省略されるならば、不活性化層34は、不活性化されていない集積回路の表面上に直接、スパッタリング堆積される。層34は、ドーピングされた又はドーピングされないチタン酸塩(PbTiO_3 のような TiO_3 を含む化合物)、ジルコン酸塩(PbZrO_3 のような ZrO_3 を含む化合物)、ニオブ酸塩(LiNbO_3 のような NbO_3 を含む化合物)、 tantalum酸塩(LiTaO_3 のような TaO_3 を含む化合物)、スズ酸塩(PbSnO_3 のような SnO_3 を含む化合物)、ハフニウム酸塩(PbHfO_3 のような HfO_3 を含む化合物)、マンガン酸塩、 PZT ($\text{PbZr}_x\text{Ti}_{1-x}\text{O}_3$ 、ここで x は約0.5)、及び化学式 $\text{Pb}(\text{Ti}, \text{Zr}, \text{Sn}, \text{Hf})\text{O}_3$ による鉛、チタン、ジルコニウム、スズ、及びハフニウムからなる他の固溶体のような、通常は強誘電体である物質のうちの一つからなる硬質セラミック材料から形成できる。適切な不純物材料は、カルシウム、ランタン、鉛、ストロンチウム、その他である。層34は、ホウ化物(ホウ化アルミニウム

(A1B)のようなホウ素を含む化合物)、炭化物(炭化タングステン(WC)、炭化ジルコニウム(ZrC)、炭化シリコン(SiC)のような炭素を含む化合物)、窒化物(窒化チタン(TiN)のような窒素を含む化合物)、及び酸化物(酸化アルミニウム(A1₂O₃)のような酸素を含む化合物)のような、通常は強誘電体ではない材料の一つからなる硬質セラミック材料から作ることもできる。層34は、主として、不活性化層として、汚染の障壁として、構造上の完全状態のために用いられる。電界(強誘電性)を保持する能力は、このように用いられる材料にとって必要ない。それゆえ、層34は、材料が強誘電性又は導電性にかかわらず、モース硬度7以上(又は、ヌーブ硬度820以上)を持つ他の硬質材料から作ることもできる。ウェハ上にターゲットから高周波(RF)又は直流(DC)スパッタリングによって堆積されるいかなるいかなる硬質材料も、通常は集積回路の加工に関係しない材料でさえも、用いることができる。

【0012】理想的には、層34の材料は、集積化された不揮発性メモリ回路における強誘電体コンデンサにおける絶縁体として一般に用いられる材料と同じ、ドーピングされた又はドーピングされないPZTである。それゆえ、同じ強誘電体PZT材料は、本発明による集積化された不活性化回路における2つの機能を与える、即ち、強誘電体コンデンサのための絶縁層としての機能と、引続く全集積回路のための不活性化層としての機能である。しかしながら、たとえ強誘電体コンデンサにおいて用いられる物質と不活性化層34において用いられる物質とがセラミック及び強誘電体であったとしても、強誘電体コンデンサにおいて用いられる物質と不活性化層34において用いられる物質とは異なってもよい。もしPZTが用いられるなら、RFスパッタ堆積によって好ましくは約3000オングストロームの厚さに、又は、500~30,000オングストロームの間の厚さの範囲内に堆積される。スパッタ堆積容器圧力は、好ましくは約3[Torr]であり、0.2~10[Torr]の間の範囲の圧力である。容器内の気体は、理想的にはアルゴンであるが、他の適当な気体を用いることもできる。ウェハバレットの温度は、好ましくは、約200°Cに設定され、23~900°Cの温度範囲内である。プラズマを発生させるために印加される電力は、好ましくは、約1000[W]であり、又は、約50~2000[W]の範囲内にある。層34のスパッタリングに関する説明は、PZTの例によってものみなされており、他の種類の不活性化材料を適用するため変更することができる。

【0013】図4を参照すると、本発明の他の態様によると、もしシーリング層36が不活性化層によるパッケージのいかなる汚染の可能性をも避けるために必要と思われるならば、最後のシーリング層36を硬質不活性化

層34上に堆積することができる。シーリング層36は、二酸化シリコン層32に関して上に説明されたように、堆積された二酸化シリコンとすることができ、また、窒化シリコンとすることもできる。尚、不活性化層34が形成されているのであるから、シーリング層36はPECVDによる厚い窒化シリコンとすることができ、不活性化層34は、水素の有効な障壁を形成し、それゆえ下の強誘電体層に損傷を与えることなくPECVDプロセスを用いることができる。ポリマー材料のような他のいかなる不活性化物質も、シーリング層36のために用いることができる。層32のように、シーリング層36も任意であり、もし硬質セラミック層34による実際の又は検知される汚染の問題があれば用いられるだけである。それゆえ、層36として用いられる物質の厚さと種類は、硬質不活性化層34とパッケージとの間に起こると考えられるいかなる汚染をも避けるように選択されるべきである。もし、そのような汚染の問題が存在しないようであれば、シーリング層36は削除できる。層36を用いる他の理由は、以下にさらに詳細に説明されるように、導電性の硬質セラミック層34を密封(シール)し及び電氣的に絶縁することである。

【0014】図5を参照すると、一般的な強誘電体集積回路40の概略的な断面図には、本発明による3層不活性化構造が示されている。また、一般的な強誘電体金属化構造において見られる障壁層及び接着層は明瞭のために省略されている。図5において、硬質不活性化層34は電氣的絶縁体である、即ち、非常に高い抵抗値を持つ。集積回路40は、基板又はエピタキシャル層12と、それぞれが電極24及び28と強誘電体絶縁層26とを含む2つの強誘電体コンデンサを有する。それぞれの強誘電体コンデンサスタックは、絶縁構造22によって側面は絶縁されている。金属配線層30は、強誘電体コンデンサのそれぞれの上部電極28に接続している。集積回路パッケージへの電氣的接続のための金属ボンディングパッド38が基板12上に示されている。集積回路40は、任意の二酸化シリコン層32、硬質絶縁不活性化層34及び任意のシーリング層36によって不活性化される。3つの不活性化層はボンディングパッド38を完全に覆っており、それゆえ3つの不活性化層は集積回路40のこの部分から取除かれなければならない。図6には、同じ一般的な集積回路40が示されており、図の中では、ボンディングパッド38に電氣的に接続させるための道42を形成するため、不活性化層が標準的なフォトリソグラフィ技術によってパターンが形成され、エッチングされた。不活性化層32、34、36の組合せ、又は、層34単独で、化学ウェットエッチング技術、反応性イオンエッチング技術、又は物理的スパッタエッチング技術、又は他のそれらの組合せによってエッチングされることができる。図6において、ボンディングパッド38に接続するため道42に置かれたボンディ

ングワイヤ（図示せず）が、不活性化層 34 の端部に接触してもよい。層 34 は電氣的絶縁層であるから、層 34 の端部へのそのような接触は、いかなる電氣的な問題を生じない。

【0015】図 7 を参照すると、本発明による不活性化構造の第 1 の 2 つの不活性化層を有する一般的な強誘電体集積回路 50 の概略的な断面図が示されている。図 7 において、硬質不活性化層 34 は電氣的導電体であり、即ち、非常に低い抵抗値を持つ。集積回路 50 は、図 5 に示される前述の集積回路 40 におけるのと同じ材料の層及び構造 12, 22, 24, 26, 28, 30 を含む。集積回路パッケージへの電氣的接続のために金属ボンディングパッド 38 は図 7 において基板 12 上に示されている。集積回路 50 は、二酸化シリコン層 32 及び硬質導電性不活性化層 34 で不活性化される。尚、集積回路 50 にとっては、二酸化シリコン層 32 は任意ではなく、集積回路 50 の表面と導電性不活性化層 34 とを絶縁するため備えられなければならない。不活性化層 32 及び 34 は、ボンディングパッド 38 を完全に覆っており、それゆえ、不活性化層 32 及び 34 は、集積回路 40 のこの部分から取除かれなければならない。図 8 には、集積回路 50 が示されており、図の中では、不活性化層は、ボンディングパッド 38 を露出させる道 42 を形成するために標準的なフォトリソグラフィ技術によりパターン形成され、エッチングされた。不活性化層 32 及び 34 は、化学ウエットエッチング技術、反応性イオンエッチング技術、物理的スパッタエッチング技術、又は、それらの他の組合せによってエッチングできる。図 9 において、絶縁シーリング層 36 は堆積され、パターン形成され、エッチングされる。道 42 は、層 32 及び 34 の上に重ねられ、これらを覆うシーリング層 36 によって僅かに狭められている。それゆえ、シーリング層 36 は、層 32 と関連して、導電性の不活性化層 34 を完全に覆い、それによって道 42 に置かれたボンディングワイヤへの電氣的接触をなくすることができる。導電性不活性化層 34 の端部は、完全に絶縁されているので、ボンディングパッドやボンディングワイヤとの間の電氣的短絡のいかなる問題も存在しない。金属層 30 のような導電体の容量負荷の問題があるかもしれないので、導電性不活性化層 34 は最適ではない。しかし、もし回路速度が低ければ、静電負荷効果は最小になるかもしれない、導電体である硬質不活性化物質を層 34 のために選択することができる。

【0016】集積回路にとって新規な不活性化構造が示された。不活性化層のための硬質セラミック又は他のそのような材料を用いることの利点は、不活性化層が集積回路の表面にかき傷に対する保護を与えることである。硬質セラミック物質が用いられる他の利点は、不活性化層が集積回路に対して静電帯電（ESD）保護を与えることである。

【0017】本発明の好ましい実施例において本発明の原理を説明し図解したが、本発明が、そのような原理から逸脱せずに、構成及び細部において改良できることは、当業者によって認識されている。例えば、セラミック、強誘電体、又は他の硬質材料のような、本発明の教示内の不活性化層の無数の候補がある。不活性化層に用いられる材料は、不活性化される集積回路の強誘電体装置において用いられるものと同じ材料を使うことも又は使わないこともできる。それゆえ、特許請求の範囲の意図及び範囲内に含まれるすべての修正及び変更について特許請求する。

【0018】

【発明の効果】本発明の利点は、水素ガスと、ナトリウムや湿気や他の汚染物質のような移動性イオンの侵入を妨げることによって集積回路の強誘電体装置の損傷を防ぐために、不活性化層が障壁層として機能することである。

【0019】本発明の他の利点は、不活性化層の堆積に、集積回路の強誘電体装置の性能を劣化させる水素含有ガスを必要としないことである。

【0020】本発明の他の利点は、不活性化層の硬さ及び構造的な頑丈さにより、不活性化された集積回路のその後のパッケージングにおける応力が十分減少することである。

【0021】本発明の他の利点は、不活性化層が集積回路の表面にかき傷保護を与えることである。

【0022】本発明の他の利点は、不活性化層が集積回路のESD保護を与えることである。

【図面の簡単な説明】

【図 1】 従来の不活性化されていない強誘電体メモリセルの断面図である。

【図 2】 図 1 の強誘電体メモリセルに本発明による任意の二酸化シリコン絶縁層を備えた断面図である。

【図 3】 図 2 に本発明による硬質不活性化層をさらに備えた断面図である。

【図 4】 図 3 に本発明による任意のシーリング層をさらに備えた断面図である。

【図 5】 本発明による絶縁層、絶縁硬質不活性化層、及びシーリング層により不活性化された強誘電体装置とボンディングパッドとを有する集積回路の概略的な断面図である。

【図 6】 図 5 において不活性化層がボンディングパッドの真上でエッチングされた概略的な断面図である。

【図 7】 本発明による絶縁層及び導電性硬質不活性化層で不活性化された強誘電体装置とボンディングパッドとを有する集積回路の概略的な断面図である。

【図 8】 図 7 において 2 つの不活性化層がボンディングパッドの真上以上でエッチング除去された概略的な断面図である。

【図 9】 図 8 において、第 1 の 2 つの不活性化層をシ

11

ールし、導電性硬質不活性化層をボンディングパッド又はボンディングワイヤに接触させず、電氣的に絶縁するように、ボンディングパッドの真上がエッチング除去されたシーリング層をさらに備えた概略的な断面図である。

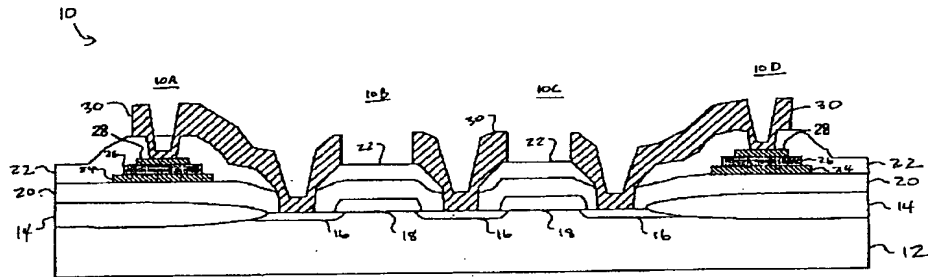
【符号の説明】

10 強誘電体メモリセル、 10A, 10D 強誘電体コンデンサ、 10B, 10C FET、 12 基

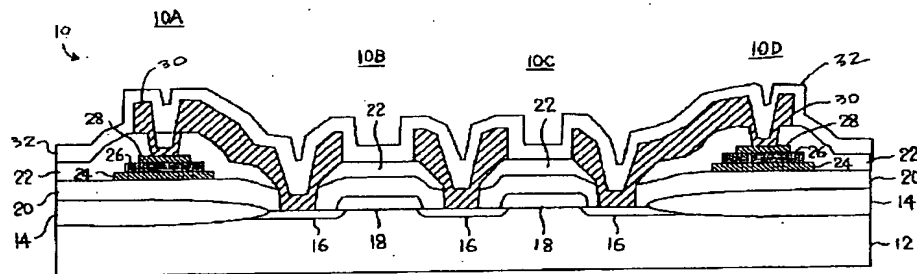
12

板又はエピタキシャル層、 14 フィールド酸化層 14、 16 拡散領域 16、 18 ゲート電極 18、 20、 22 絶縁層、 24 下部電極、 26 強誘電体絶縁層、 28 上部電極、 30 金属化層 30、 32 二酸化シリコン絶縁層（二酸化シリコン層）、 34 導電性硬質セラミック層（不活性化層）、 36 シーリング層、 38 金属ボンディングパッド、 40、 50 集積回路、 42 道。

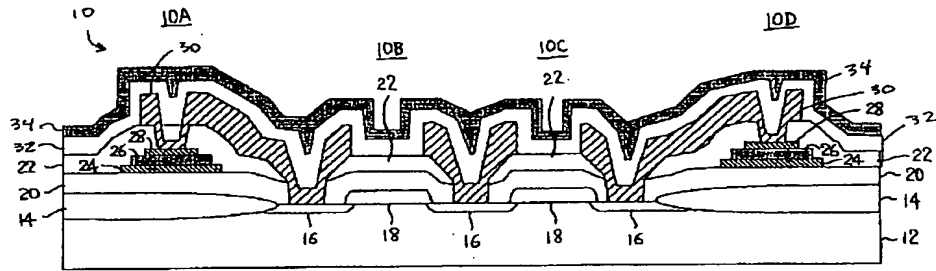
【図 1】



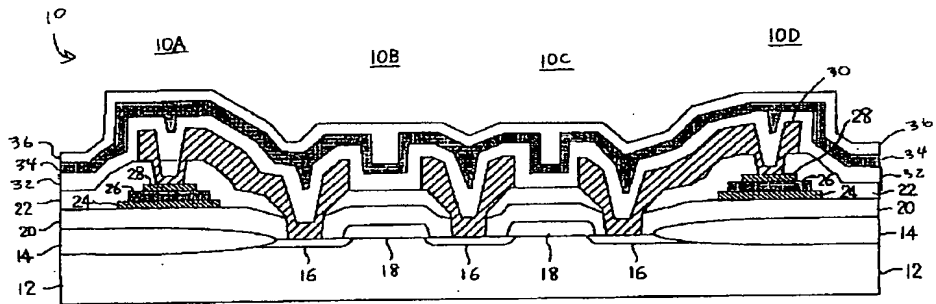
【図 2】



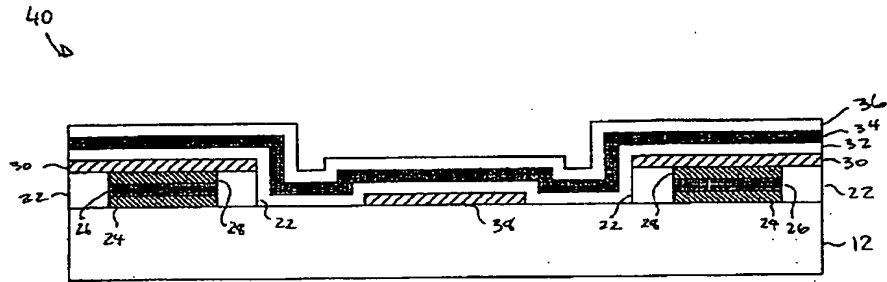
【図 3】



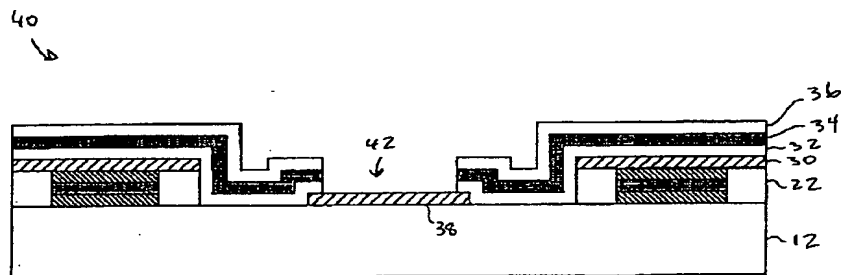
【図 4】



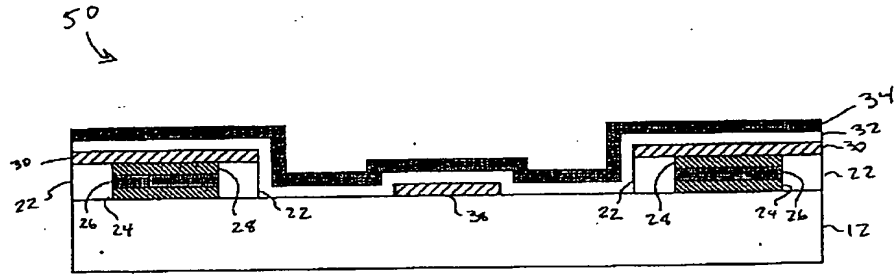
【図 5】



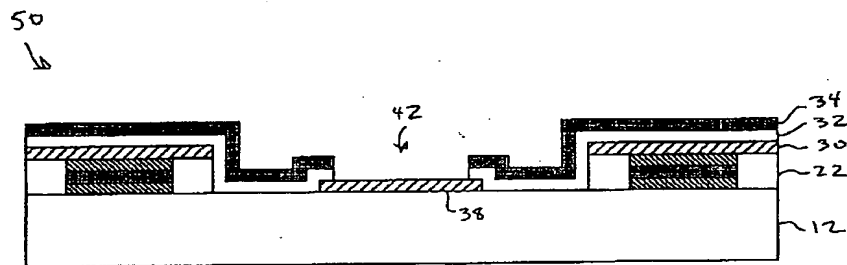
【図 6】



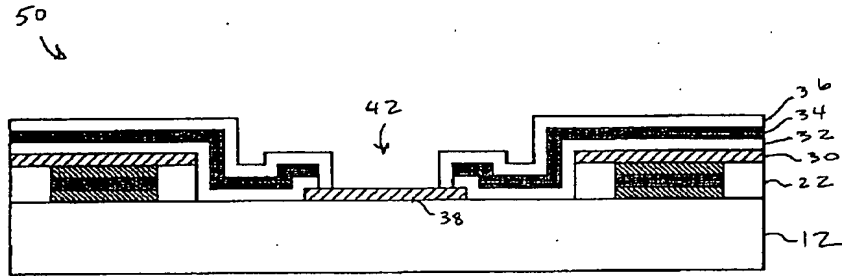
【図 7】



【図 8】



【図 9】



フロントページの続き

(51) Int. Cl. 6

H 0 1 L 27/10

27/108

21/8242

21/8247

29/788

29/792

識別記号

4 5 1

序内整理番号

F I

技術表示箇所

H 0 1 L 29/78

3 7 1

(72) 発明者 ジョン ディー スパーノ

アメリカ合衆国、コロラド州 80949、
コロラド スプリングス、ピー オー
ボックス 50254

(72) 発明者 ステイーブン ディー トレイノアー

アメリカ合衆国、コロラド州 80919、
コロラド スプリングス、モント ウ
ッドメン コート 1510